

称号及び氏名 博士(工学) 北沢 祥一

学位授与の日付 平成 19 年 3 月 31 日

論文名 「移動体通信端末用高周波平面回路
フィルタの開発に関する研究」

論文審査委員 主査 大橋 正治
副査 勝山 豊
副査 山下 勝己
副査 下代 雅啓

論文要旨

移動体通信端末の代表である携帯電話は日常生活の必需品として世界中で用いられている。これは移動体通信の技術革新と、それに使われるデバイスの発展がおおいに寄与している。この移動体通信端末に用いられる高周波部品のうち特に、アンテナやフィルタは波長に応じたサイズが必要なため、それ自体の小型化が端末の小型軽量化における重要な課題であり数多くの研究開発が行われてきた。

移動体通信機器の高周波回路に組み込むフィルタとしては、当初、空洞の同軸共振フィルタが用いられていたが、絶縁体としてマイクロ波用誘電体セラミックスを用いた誘電体同軸フィルタが開発されるに至って小型軽量化が大幅に進んだ。しかしながら移動体通信機器の、特に携帯端末に対する小型軽量化の要求は留まるところを知らず、誘電体同軸フィルタ導入による小型化はやがて限界に達した。この壁を突き崩したのが誘電体基板の同時焼成技術である。導電率の高い金属と同時に焼き固めることができる低温焼結可能な誘電体材料が開発されたことにより、導体パターンを印刷した誘電体シートを多数積み重ねた積層構造の平面回路フィルタが製作可能となった。この積層技術を用いることによって受動回路の高度集積化の流れが加速され、平面回路フィルタの小型軽量化は一気に進展した。しかしながら、小型化されるにつれて、この積層構造型の高周波デバイスにおいて、各層間での高周波回路の電磁界結合が複雑になるため、いままで考慮しなくてもよかった電磁界結合の特性も検討の必要性が出てきている。そこで、要求される機能を実現するためや、より好ましい特性を得るための導体パターン設計の問題が新たな研究課題として浮上し、多方面で活発な検討が続けられている。

本研究では、移動体通信機器端末の高周波回路において重要な役割を果たす、帯域除去フィルタおよび、2つの異なる動作帯域に適應し得るデュアルバンド帯域通過フィルタに対して、それらを平面回路で構成するフィルタ開発を目的としており、本論文は、誘電体基板を用いた平面回路帯域除去フィルタと、積層構造を用いたデュアルバンド帯域通過フィルタについての新しい構成法とその特性改善に関する検討結果をまとめたものである。論文は全6章からなっており、以下、各章の内容について概説する。

第1章は序論であり、本研究の背景として、移動体通信機器について、特に日本で使用されてきた

携帯電話サービスを取り上げて、機器の変遷と、その高周波回路に用いられる高周波フィルタの動向について述べる。そして、平面回路フィルタの有用性について言及するとともに本研究の目的を明らかにしている。

第2章ではコプレーナ線路共振器からなる帯域通過フィルタの構成法とその特性改善に関する検討結果を述べる。

コプレーナ線路は伝送線路と同一平面に接地導体がある共平面型の伝送線路で、ストリップ線路やマイクロストリップ線路に比べ、接地回路が構成しやすく、伝送線路幅と接地導体間の間隔を変えることにより特性インピーダンスが制御できることなどが特徴である。

ここで提案するフィルタの基本構造では、容量結合型帯域通過フィルタと呼ぶ4分の1波長コプレーナ線路共振器の開放端を対向させた形態を採っている。入出力ポートと共振器との結合は、十分に細い線路で両者を直接接続したタップ給電方式を採用している。本提案のフィルタにおいて、対向する共振器の間隔を変化させることによって共振器間結合の調整が可能であることを示した。また、減衰特性を改善するために、この2段帯域通過フィルタの拡張型として、基板のもう一方の面に4分の1波長コプレーナ線路共振器を先の共振器に対してインターデジタル型になるように追加配置した4段帯域通過フィルタを提案し、その減衰特性に対する検討結果について示した。

第3章ではコプレーナ線路構造を応用した2周波共振器と、それをういたデュアルバンド帯域通過フィルタの構成法とその特性改善についての検討結果を述べる。

近年、携帯電話や無線LAN機器等において、マルチバンドで動作する機器の需要が高まっていることと相まって、マルチバンドで動作する帯域通過フィルタが国内外で多数提案されている。フィルタの主要構成要素である共振器構造に着目すると、異なる周波数で共振する個別の共振器で構成した形式や、インピーダンスステップを導入することによって単一の共振器に2周波共振特性を持たせた構造などが採用されている。前者は小型化の側面で難点があり、後者は共振周波数設定における自由度に問題がある。また、共振器構造についても複雑な形状のものがほとんどである。

そこで本章では、単純な構造でありながら、共振周波数を独立に制御し得る構成として、両端接地型2分の1波長ストリップ線路共振器と4分の1波長コプレーナ線路共振器からなる2周波共振器を提案している。この2周波共振器は、コの字型に折り曲げた両端接地型2分の1波長共振器の内側に一端接地型4分の1波長共振器を設けたものである。この入れ子構造により2分の1波長共振器の占有面積のみで2周波での共振特性が得られる。この共振器において、2分の1波長共振器の共振時には4分の1波長共振器がその接地導体として働き、4分の1波長共振器の共振時には2分の1波長共振器が接地導体として働くことを示し、2つの共振周波数が独立に制御できることを明らかにした。さらに、フィルタへの適用を考慮して、インピーダンスステップを導入した共振器構造の共振特性についても明らかにした。

次に、この共振器からなる、2.4GHzと5.2GHzに通過帯域を持つ無線LAN用のデュアルバンド帯域通過フィルタを提案し、良好なフィルタ特性が得られることを明らかにした。さらに、共振器間結合調整用の結合素子を設けることにより、2つの帯域で結合度を独立に制御できることも明らかにした。

第4章では前章に引き続いてデュアルバンド帯域通過フィルタに関する試みについて論述する。筆者らは、デュアルバンドの携帯電話システムが検討されはじめた1996年に、950MHz帯と1.9GHz帯で動作する、2つの個別の帯域通過フィルタを積層することによって一体化したデュアルバンド通過帯域フィルタを提案した。しかし、この構成ではフィルタ構造の外部に整合回路を必要といたため、整合回路を含めた占有容積が大きいという問題があった。

上記課題に対して、本章では整合回路を内蔵した積層デュアルバンド帯域通過フィルタの構成法を提案し、そのフィルタ特性について議論する。

積層構造を用いた950MHz帯と1.9GHz帯の単体の帯域通過フィルタを単純に並列接続すると、それぞれのフィルタが帯域外で低インピーダンスとなっているので、そのままではデュアルバンド帯域通過フィルタとして機能しない。そこで、インピーダンス調整のための外部整合素子として、950MHz帯の帯域通過フィルタの入出力端子にはインダクタを、1.9GHz帯の帯域通過フィルタの入出力端子にはコンデンサを挿入し、それぞれのフィルタの通過帯域でのインピーダンスを高くすることによって1入

カ1出力のデュアルバンド帯域通過フィルタを実現した。さらに、積層構造を活かしてフィルタの小型化を図るために、挿入した外部整合素子をフィルタ本体に内蔵した構造を提案し、整合素子の電極パターンと配置を最適化することによって帯域外のインピーダンス特性を移相した。そして、互いのフィルタのインピーダンス特性を考慮したフィルタ設計を行うことにより内部整合型の1入力1出力型デュアルバンド帯域通過フィルタを3.2mm×4.5mm×2.0mmと従来の1帯域の帯域通過フィルタと同じサイズで実現した。また、1入力1出力型デュアルバンド帯域通過フィルタの通過帯域の間の減衰特性の改善についても検討を行い、実験によってその特性を確認した。

第5章では、平面回路からなる帯域除去フィルタを提案し、その特性改善についての検討結果を述べる。

帯域除去フィルタはある特定の周波数のみを減衰させるフィルタで帯域通過フィルタに比べ同一の段数で、急峻な減衰特性が得られ、通過損失は小さいという特長をもつ。このため、携帯電話等における高周波回路では、低損失性が強く要求される送信側のフィルタとしてよく用いられている。一般にこの帯域除去フィルタをストリップライン構造で形成する場合、共振器間は4分の1波長の伝送線路で接続し、また共振器間の結合は可能な限り弱いことが望ましい。そこで、帯域除去フィルタを小型化するための方法として、接続用伝送路の両側に共振器を4分の1波長間隔で交互に設置した構造や、L字型の共振器を導入した構造などが提案されている。しかしながら、そのような構成では小型化に限界があった。

小型化の観点からは積層技術が有望であり、広く導入されている。ところが、積層技術を用いた平面回路型で小型の帯域除去フィルタを構成すると、共振器間結合の影響により、所望の減衰量を得ることができないという問題があった。

そこで本章では、共振器間に結合キャンセル用の容量を接続することにより、共振器間のインダクティブな結合をキャンセルする方法を提案する。そして、この結合キャンセル用の容量を変化させることによって、減衰特性が改善されることを明かにした。さらに、その実証のために2GHz帯の2段帯域除去フィルタを試作し、共振器間に設けた容量によって減衰特性が改善できることを確認した。

第6章は本論文の結論であり、本研究で得られた第2章から第5章までの諸成果を総括する。そして、今後の平面回路フィルタについての検討課題を述べる。

審査結果の要旨

本論文は、移動体通信機器端末の高周波回路において重要な役割を果たす帯域除去フィルタおよび2帯域通過フィルタに対して、平面回路で構成するフィルタの開発を目的としており、誘電体基板を用いた平面回路帯域除去フィルタと積層構造を用いた2帯域通過フィルタについての新しい構成法とその特性改善に関する検討結果をまとめたものである。得られた主な結果は、以下の項目に要約できる。

- (1) コプレーナ線路共振器を用いた容量結合型帯域通過フィルタを提案している。このフィルタは、4分の1波長コプレーナ線路共振器の開放端を対向して設けた構造であり、対抗する共振器の間隔を変化させることにより共振器間結合が制御できることを明らかにしている。
- (2) コプレーナ線路構造を応用した2周波共振器と、それを用いた2帯域通過フィルタの構成法について提案している。提案した構造はコの字形に曲げた両端接地型2分の1波長共振器の内側に4分の1波長共振器を入れ子構造にした2周波共振器であり、共振周波数が、独立に制御できる2周波共振特性を有することを明らかにしている。また、本共振器は、両端接地型2分の1波長共振器と同一の占有面積で2周波共振特性を実現することができるためフィルタの小型化が可能になる。

- (3) 異なる動作帯域を有する単体の積層帯域通過フィルタを2つ並列接続した1入力1出力型の積層2帯域通過フィルタの構成法を提案している。外部に整合回路を挿入する構成法および整合回路を内蔵した構成法の2つを提案しており、試作によってそれらの妥当性を示している。また、提案した内部整合型の2帯域通過フィルタは従来の1帯域の帯域通過フィルタと同じサイズで実現できることを示している。
- (4) 積層構造を用いた帯域除去フィルタに設けた結合キャンセル用の容量によりフィルタ特性の改善できることを示している。また、積層型の帯域除去フィルタを試作評価することにより、提案手法の有効性を示している。本提案手法は、帯域除去フィルタの小型化と同時に減衰特性の優れたフィルタの実現が可能になる

以上の研究成果は、移動体通信機器端末に各種フィルタを実装する際の共振器間の結合特性に関する重要な知見を与えるとともに、本分野の学術的・産業的な発展に貢献するところ大である。また、申請者が自立して研究活動を行うのに必要な能力と学識を有することを証したものである。